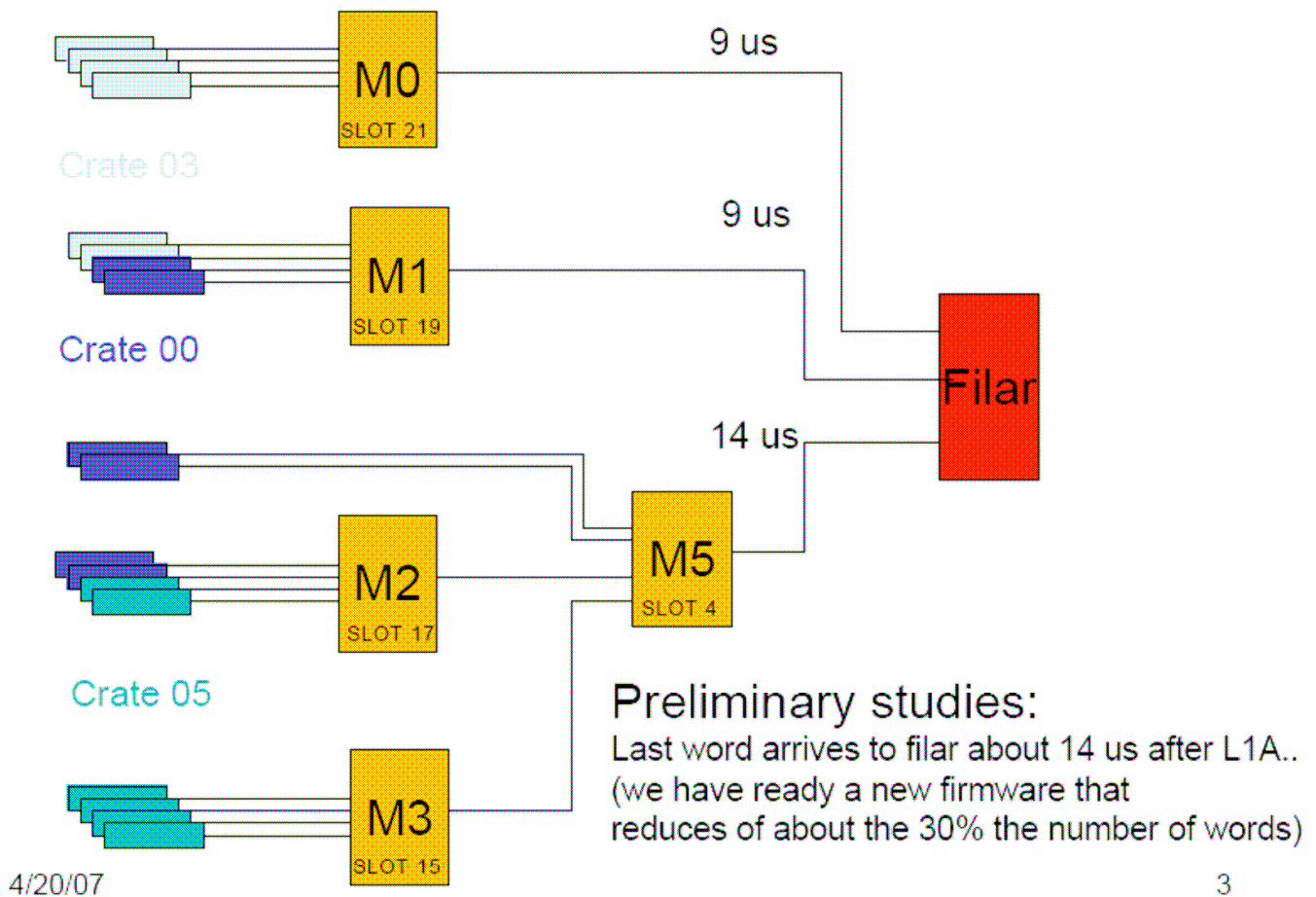


TRIGGER REPORT

**A - L2 Calorimeter Upgrade**

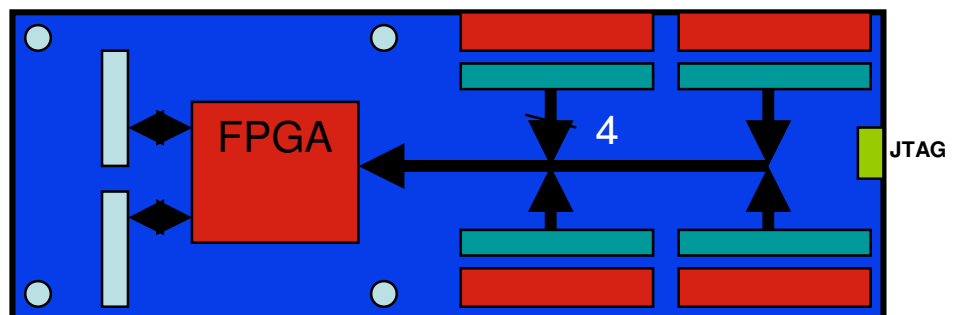


Ad oggi il  **sistema hardware nuovo**  e' completamente installato come mostrato in figura e le misure di tempo sono state effettuate a partire dal Level 1 Accept (L1A) all'arrivo dell'ultima parola alla scheda Filar (questi tempi escludono quindi il trasferimento attraverso la Filar, lo spaccettamento dei dati, il tempo di esecuzione dell'algoritmo).

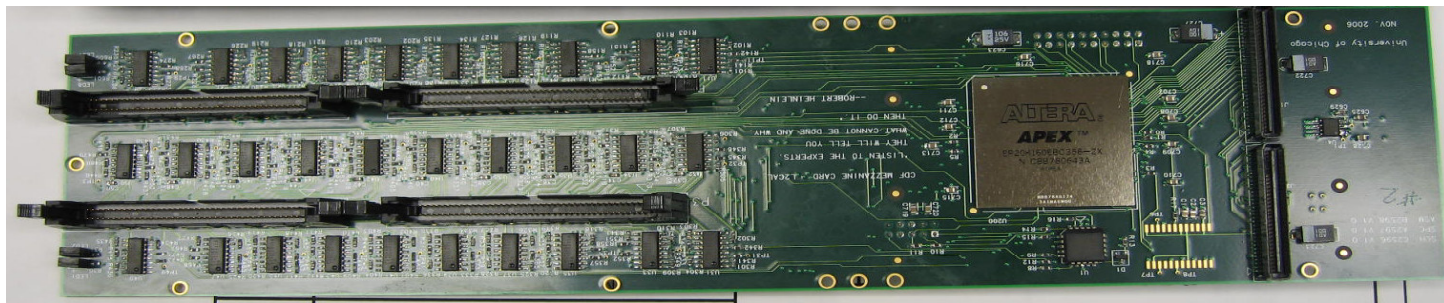
Tre crates di prima linea contengono 6 Pulsars ciascuno, colorate azzurro chiaro, blue ed azzurro scuro in figura. Queste Pulsars ricevono i cavi LVDS dal trigger calorimetrico di livello 1.

Ogni cavo trasferisce una parola con l'informazione EM (10 bit) ed adronica (10 bit) per due torri calorimetriche, per un totale di 40 bits al rate del clock di CDF (periodo di 132 ns).

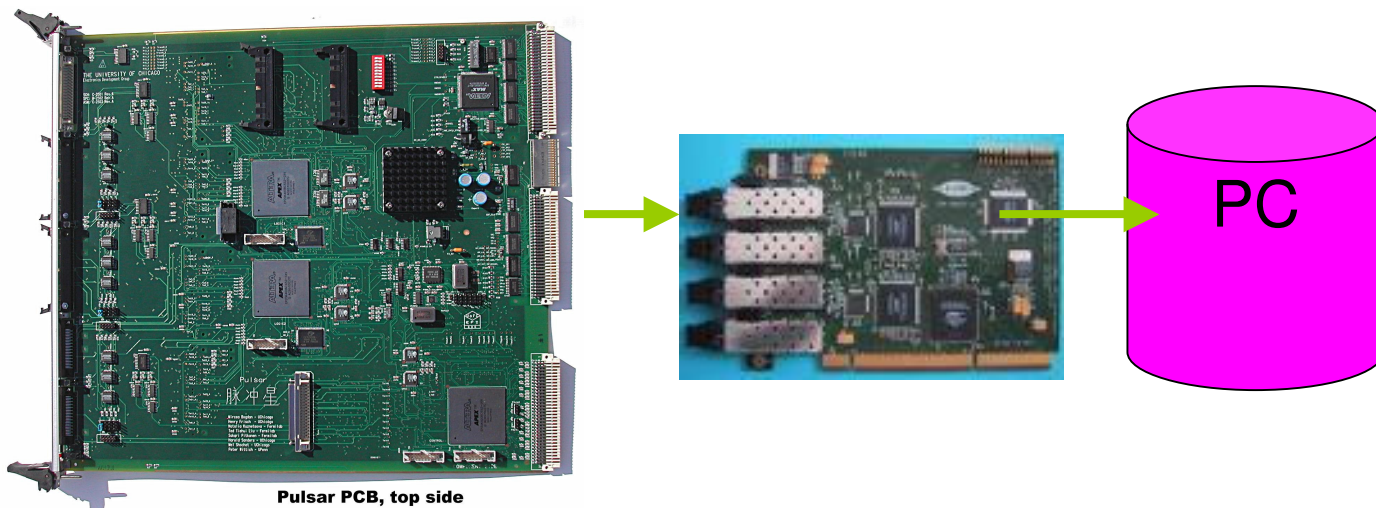
Ciascuna Pulsar e' attrezzata con 4 mezzanine e ciascuna mezzanina riceve 4 cavi per un totale di 16



cavi per Pulsar. La foto qui sotto mostra la mezzanina e quanto siano fitti i cavi in arrivo a questi 3 crates. Le mezzanine sporgono dal front-panel delle Pulsars, pur essendo sufficientemente corte da permettere la chiusura delle porte del rack. Le quattro mezzanine di una Pulsar sono vincolate ad un sistema meccanico costruito sia per sorreggere loro che i cavi, sia per dare ordine ai cavi stessi.



Un quarto crate contiene le quattro schede Pulsar (arancioni in figura) che hanno la funzione di Merger. Le connessioni fra schede Pulsars sono tutte fatte con S-link [CERN S-LINK, <http://his.web.cern.ch/HIS/s-link>]. L'interfaccia fra i 3 canali S-LINK in uscita dalle schede Merger M0, M1, M5 e la CPU e' una Filar



(Four Inputs Links for Atlas Readout) card [CERN FILAR, <http://www94.web.cern.ch/HIS/s-link/devices/filar/Welcome.html>] che

sposta i dati dai 3 canali al bus PCI a 64-bit (a 66 Mhz). Il PC e' 2-dual core AMD Opteron processors.

E' pronto un nuovo firmware per le Pulsars che produrra' un guadagno di 4 us, impacchettando meglio i dati sugli S-link. In conclusione il tempo di trasferimento dati alla CPU e' di circa 10 us. Questo e' indipendente dalla luminosita' dell'acceleratore, perche' si trasferisce comunque l'intero evento (nessuna soppressione degli zeri) per avere un readout deterministico che fa risparmiare tempo alla CPU. Con l'installazione del nuovo Firmware (gia' dimostrato funzionante) la parte di responsabilita' hardware italiana e' completa.

La filar riceve i dati su tre canali separati poiche' la latenza totale in questo caso e' minore. Infatti i dati sui due links che hanno uno stadio di Merging in meno arrivano un po' in anticipo rispetto al terzo canale (l'ultima parola dell'evento su questi links arriva dopo 9 us, mentre sul terzo link l'ultima parola arriva dopo 14 us) e quindi il tempo di attesa della CPU e' ridotto, cominciando a ricevere (e manipolare) i dati in anticipo.

L' unpacking dei dati alla CPU con il firmware attuale richiede circa 1 us. Manca di misurare il tempo necessario per attraversare la Filar.

*Cosa resta da fare:* girare l'algoritmo completo su tutto il sistema, misurare i tempi ed eventualmente ottimizzarli, studiare l'effetto sulle selezioni vecchie (rates in funzione della luminosita') ed implementare le nuove proposte dell' HTTF (Higgs Trigger Task Force).

*Facciamo un passo indietro e vediamo la distribuzione delle responsabilita' e la storia per arrivare fin qui:*

project leader	Vadim Rusu (Chicago U.)
technical coordinator	Laura Sartori (EU OIF- INFN Pisa)
Respons. firmware delle Pulsar	Marco Piendibene (art. 23 - INFN Pisa)
Respons. Algoritmi sulla CPU	Gene Flanagan (Pardue U.)
Respons. Filar e unpacking dati	Anadi Canepa (Pen U.)
Respons. Tests mezzanine/Pulsars	Lucas Rogondino (laureando INFN-Pisa)
Respons. Monitoring sistema	Giorgio Cortiana ( INFN-Padova)
Respons. Readout	Massimo Casarsa (contratto Fermilab)
Respons. Simulazione nuovo L2	Simone Donati (art. 23 INFN-Pisa)
Prod. mezzanine	U. of Chicago (Laura supervision)
Prod. Pulsars	INFN Pisa (Paola supervision)
Cavi & Meccanica di supporto	U. of Chicago (Henry supervision)
Test Produzione ed installazione	Virginia Greco, L. Rogondino INFN-Pisa
Cosultants	Paola & Ted Liu

*Tutto e' andato molto bene al primo tentativo.*

I prototipi delle mezzanine, definiti per meccanica e funzionalita' da Pisa e Chicago, disegnati e masterizzati all'e-shop di Chicago U., sono stati consegnati a dicembre ed hanno funzionato al primo test. Il firmware ed i programmi di tests/monitoring/readout erano gia' pronti

all' arrivo del prototipo, forniti da INFN-Pisa, INFN-Padova e Casarsa. Questo ha permesso il test immediato alla consegna e partenza della produzione subito in gennaio con consegna delle mezzanine a marzo.

Produzione delle 20 Pulsars: ordinate a novembre, consegnata a marzo. 90 FPGA sono stati regalati dalla Altera in cambio di pubblicita' ad IEEE (come avevamo messo in conto).

Test combinato Pulsar/mezzanine per la produzione pronto ai primi di marzo. Eseguito da Lucas e Virginia (ingegneri neo-laureati, training a Fermilab), Devis Pantano (INFN-Padova) prima al test stand, poi nel trigger di CDF con dati veri acquisiti parassiticamente.

Test delle Pulsars:

1. Pulsars: allestimento preliminare con firmware standard di test. Segue test ad una ad una delle Pulsars alla technical division.
2. installazione firmware definitivo, installazione di 4 mezzanine con firmware definitivo, test nel test stand della singola Pulsar attrezzata in condizioni finali.
3. installazione nell'esperimento e test parassitico con i dati veri e monitoring ufficiale.

Tutte le Pulsars (20) e le mezzanine (80) sono risultate perfette (bonta' delle ditte americane! Se penso a quanto abbiamo sofferto sulla produzione italiana delle schede di SVT!)

Slinks: Lucas e Virginia (INFN-Pisa) hanno testato anche tutte le nuove mezzanine slink (transmitters & receivers), incluse le nuove AUX card da montare sul retro delle Pulsars Merger.

Monitoring (Cortiana), readout (Casarsa) e simulazione (Donati) del sistema sono stati portati a termine dagli italiani con anticipo rispetto alle reali necessita'.

I cavi hanno subito lunghi studi in baracca (Vadim, Laura, Lucas, Devis Pantano INFN-Padova) e la conclusione e' che le lunghezze ed i drivers/receivers sono tali da tollerare l'uso di due terminazioni sullo stesso segnale ed addirittura il driver in mezzo. In questo modo il segnale viene splittato in due, un lato mantiene il vecchio collegamento, con l'originaria lunghezza (quindi senza possibili problemi di ritardo introdotto) e il secondo lato invece porta il segnale direttamente al nuovo sistema. Questo porta l'importante vantaggio di non dover ricablare tutto una volta finito il commissioning: basta staccare il lato vecchio. Si e' deciso quindi di montare le resistenze di terminazione LVDS sulle nuove mezzanine fin dall'inizio, e nel commissioning parassitico si lavora con due receivers terminati sullo stesso segnale (abbiamo violato tutte le regole del multi-drop LVDS). Questo ha eliminato il problema di saldare le resistenze in un secondo momento, quando il secondo drop sara' eliminato.

Per quanto i cavi siano stati consegnati all'U. di Chicago prima di marzo, l'allestimento dei cavi (finito a fine aprile) ha determinato i

tempi di installazione del sistema perche', incredibilmente, e' quello che e' finito per ultimo.

### Contributi a conferenze:

"Level-2 Calorimeter Trigger Upgrade at CDF" L. Sartori talk @IEEE 2006, October 29 - Nov. 4, 2006 · San Diego, California

"Level 2 Calorimeter Trigger Upgrade at CDF" G. Flanagan talk @IEEE Real Time 2007, April 29 - May. 4, 2007 · Fermilab, Batavia, IL.

### Tesi:

"Online Diagnostic and Monitoring for the Trigger selection at the CDF Experiment", Facoltà di Ingegneria, Laurea Specialistica in Ingegneria dell'Automazione, Scuola Sant'Anna, relatore prof. M. Dell'Orso. 110 e lode, 6 marzo 2007.

### Utilizzo dell'upgrade:

#### **B Higgs Trigger Task Force**

Gli italiani hanno avuto molto peso anche sul lavoro dell' HTTF che dovrebbe determinare la natura dei nuovi triggers.

Massimo Casarsa con la supervisione di Luciano e la collaborazione part-time di Laura, ha fatto un bel lavoro sull'utilizzo di Missing ET e jets di qualita' ridotta a livello 1 e di alta qualita' a livello 2 per trigger molto efficienti di Higgs soffice (produzione associata WH, ZH).

INFN-Padova a fatto un bel lavoro sull'utilizzo del b-tagging a livello 2. Questi sono ancora lavori in corso, ma sicuramente danno indicazioni importanti per il primo utilizzo degli upgrade.

*Luciano Ristori, ha recentemente acquisito la leadership del HTTF.*

#### Contributi a IEEE Real time 2007:

"The SVT Bypass for a Forward Lepton wide coverage in the CDF Trigger", L. Sartori poster @IEEE Real Time 2007, 29 April-4 May 2007, Fermilab

"A High Quality Exclusive Trigger Selection for the HW Discovery Channel at CDF", M. Casarsa poster @IEEE Real Time 2007, 29 April-4 May 2007, Fermilab

"Online b-tagging at CDF-II" G. Cortiana poster @IEEE Real Time 2007, 29 April-4 May 2007, Fermilab

S. Amerio et al. "Online b-tagging at CDF-II"

IEEE RT 2007 conference proceeding, FERMILAB-CONF-07-109-E

#### **C Trigger per B-fisica**

Il nuovo XFT-3D ha migliorato in maniera netta le prestazioni di tutti i trigger (adronici/leptonici) che usano l'informazione delle tracce, da sola, od in congiunzione ad altri rivelatori (calorimetro/camere dei mu), ed in particolare quella dei B trigger adronici, riducendone i rate di Livello 1 di circa il 40 %. Questo ha liberato circa un terzo della banda passante di Livello 1 nella

regione di luminosita' dominata dai trigger di B, cioe' sotto  $140 \times 10^{32}$  e consente adesso di migliorare significativamente tutti i B triggers.

**Simone Donati, come responsabile dei triggers di B**, combatte da mesi per occupare la banda passante resasi disponibile con B triggers piu' efficienti. Questo comprende:

1) studio della estensione dei B triggers a regioni di luminosita' mai utilizzate fino ad oggi dai B triggers stessi;

2) Monitor della performance dei B triggers e debugging del complesso sistema di prescale dinamici e luminosity enables (sistema esperto poco esperto) che ne regola (faticosamente) il funzionamento

### **D XFT upgrade - contributo italiano**

L'upgrade 3D di XFT (XFT-3D) e' stato completato nell'autunno 2006 e da allora il nuovo sistema ha operato senza problemi e fornito un grande sollievo, in termini di rates e deadtime, a tutti i trigger che utilizzano l'informazione delle tracce.

Pisa ha fornito contributi essenziali a questo upgrade, in particolare e' responsabile (**Simone Donati**) dello sviluppo e del mantenimento della simulazione digitale di XFT e, nella fase di sviluppo e commissioning, ha contribuito al test delle schede Stereo Finders e allo sviluppo del sistema di monitor ed al debugging dell'intero sistema mediante l'analisi dei primi dati raccolti. Pisa ha inoltre svolto vari studi dell'uso di XFT-3D per il miglioramento dei B triggers.

### **Contributi a conferenze ed articoli**

1) "The CDF II eXtremely Fast Tracker upgrade", NIMA 572:358-360 (2007)

2) P. Azzuri, "The CDF II eXtremely Fast Tracker upgrade", poster presentato alla 11th Vienna Conference on Instrumentation, Feb 19-24, 2007.

3) "The CDF II eXtremely Fast Tracker Upgrade", M. Jones talk @IEEE Real Time 2007, 29 April - 4 May 2007, Fermilab.

### **E GigaFitter**

Vedi documento allegato: proposta per passare dall'R&D in corso al progetto per CDF